



D300

~~0260~~
0300
#3

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: NAOAKI KOMIYA, ET AL.)
SERIAL NO.: 09/501,024) Group Art Unit:
FILED: February 9, 2000) Examiner:
FOR: ELECTROLUMINESCENCE DISPLAY)
DEVICE)

CLAIM FOR PRIORITY

The Assistant Commissioner for
Patents and Trademarks
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of Japanese Patent Application No. Hei 11-031385 filed on February 9, 1999. The enclosed Application is directed to the invention disclosed and claimed in the above-identified application.

Applicants' hereby claim the benefit of the filing date of February 9, 1999 of the Japanese Patent Application No. Hei 11-031385, under provisions of 35 U.S.C. 119 and the International Convention for the protection of Industrial Property.

I HEREBY CERTIFY THAT THIS CORRESPONDENCE
IS BEING DEPOSITED WITH THE UNITED STATES
POSTAL SERVICE AS FIRST CLASS MAIL IN AN
ENVELOPE ADDRESSED TO:
ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D. C. 20231

ON March 20, 2000
DATE OF DEPOSIT

Jennifer A. Matten
TYPED OR PRINTED NAME OF PERSON MAILING PAPER OR FEE

Jennifer A. Matten 3/20/00
SIGNATURE DATE

Respectfully submitted,

NAOAKI KOMIYA, ET AL.

CANTOR COLBURN LLP
Applicants' Attorneys

By: [Signature]

Edward J. Ellis

Registration No. 40,389

Customer No. 23413

Date: March 20, 2000
Address: 55 Griffin Road South, Bloomfield, CT 06002
Telephone: (860) 286-2929



Translation of Priority Certificate

**PATENT OFFICE
JAPANESE GOVERNMENT**

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application:

February 9, 1999

Application Number:

**Patent Application
No. Hei 11-031385**

Applicant(s):

SANYO ELECTRIC CO., LTD.

February 4, 2000

**Commissioner, Patent Office
Takahiko Kondo**

Priority Certificate No. 2000-3004330



日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1 9 9 9 年 2 月 9 日

出 願 番 号

Application Number:

平成 1 1 年特許願第 0 3 1 3 8 5 号

出 願 人

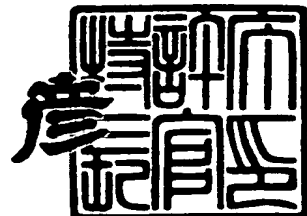
Applicant (s):

三洋電機株式会社

2 0 0 0 年 2 月 4 日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特 2 0 0 0 - 3 0 0 4 3 3 0

【書類名】 特許願

【整理番号】 KHB0991014

【提出日】 平成11年 2月 9日

【あて先】 特許庁長官殿

【国際特許分類】 H05B 33/02

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

【氏名】 古宮 直明

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

【氏名】 奥山 正博

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 近藤 定男

【代理人】

【識別番号】 100076794

【弁理士】

【氏名又は名称】 安富 耕二

【連絡先】 0 3 - 5 6 8 4 - 3 2 6 8 知的財産部駐在

【選任した代理人】

【識別番号】 100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9702954

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 エレクトロルミネッセンス表示装置

【特許請求の範囲】

【請求項 1】 絶縁性基板上に、陰極、発光層及び陽極を備えたエレクトロルミネッセンス素子、及び該エレクトロルミネッセンス素子に信号を供給する第 1 の薄膜トランジスタ及び第 2 の薄膜トランジスタを備えた表示画素領域と、該表示画素領域の周辺に前記第 1 及び第 2 の薄膜トランジスタを駆動する第 3 の薄膜トランジスタを備えた周辺駆動回路領域とを備えており、前記陰極が前記表示画素領域に設けられており、前記周辺駆動回路領域には設けられていないことを特徴とするエレクトロルミネッセンス表示装置。

【請求項 2】 前記陰極は前記表示画素領域では共通に全面に設けられており、前記周辺駆動回路領域には設けられていないことを特徴とする請求項 1 に記載のエレクトロルミネッセンス表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、エレクトロルミネッセンス素子及び薄膜トランジスタを備えたエレクトロルミネッセンス表示装置に関する。

【0 0 0 2】

【従来の技術】

近年、エレクトロルミネッセンス (Electro Luminescence : 以下、「E L」と称する。) 素子を用いた E L 表示装置が、C R T や L C D に代わる表示装置として注目されており、例えば、その E L 素子を駆動させるスイッチング素子として薄膜トランジスタ (Thin Film Transistor : 以下、「T F T」と称する。) を備えた E L 表示装置の研究開発も進められている。

【0 0 0 3】

図 3 に一般的な有機 E L 表示装置の平面図を示す。

【0 0 0 4】

同図に示すように有機 E L 表示装置は、表示画素の有機 E L 素子を駆動するた

めの第1及び第2のTFTを備えた表示画素領域200と、その表示画素領域のTFTを駆動する垂直側駆動回路10及び水平側駆動回路20からなり1点鎖線で示す周辺駆動回路領域250を備えている。

【0005】

図4に有機EL表示装置の1表示画素を示す平面図を示し、図5に有機EL表示装置の1表示画素の等価回路図を示し、図6(a)に図4中のA-A線に沿った断面図を示し、図6(b)に図4中のB-B線に沿った断面図を示す。

【0006】

図4及び図5に示すように、ゲート信号線151とドレイン信号線152とに囲まれた領域に表示画素が形成されている。両信号線の交点付近にはスイッチング素子である第1のTFT130が備えられており、そのTFT130のソース131sは後述の保持容量電極154との間で容量をなす容量電極155を兼ねるとともに、有機EL素子を駆動する第2のTFT140のゲート142に接続されている。第2のTFT140のソース141sは有機EL素子の陽極161に接続され、他方のドレイン141dは有機EL素子を駆動する駆動電源線153に接続されている。

【0007】

また、TFTの付近には、ゲート信号線151と並行に保持容量電極154が配置されている。この保持容量電極154はクロム等から成っており、ゲート絶縁膜112を介して第1のTFT130のソース131sと接続された容量電極155との間で電荷を蓄積して容量を成している。この保持容量170は、第2のTFT140のゲート142に印加される電圧を保持するために設けられている。

【0008】

まず、スイッチング用のTFTである第1のTFT130について説明する。

【0009】

図6(a)に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板110上に、クロム(Cr)、モリブデン(Mo)などの高融点金属からなるゲート電極132を兼ねたゲート信号線151及びA1から成るドレイン信号線

152を備えており、有機EL素子の駆動電源でありA1から成る駆動電源線153を配置する。

【0010】

続いて、ゲート絶縁膜112、及び多結晶シリコン (Poly-Silicon、以下、「p-Si」と称する。) 膜からなる能動層131を順に形成し、その能動層131には、いわゆるLDD (Lightly Doped Drain) 構造が設けられている。即ち、ゲート132の両側に低濃度領域131LDとその外側に高濃度領域のソース131s及びドレイン131dが設けられている。

【0011】

そして、ゲート絶縁膜112、能動層131及びストッパ絶縁膜114上の全面には、SiO₂膜、SiN膜及びSiO₂膜の順に積層された層間絶縁膜115を設け、ドレイン141dに対応して設けたコンタクトホールにA1等の金属を充填してドレイン電極116を設ける。更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜117を設ける。

【0012】

次に、有機EL素子の駆動用のTFTである第2のTFT140について説明する。

【0013】

図6(b)に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板110上に、Cr、Moなどの高融点金属からなるゲート電極142を設け、ゲート絶縁膜112、及びp-Si膜からなる能動層141を順に形成し、その能動層141には、ゲート電極142上方に真性又は実質的に真性であるチャネル141cと、このチャネル141cの両側に、その両側にイオンドーピングを施してソース141s及びドレイン141dが設けられている。

【0014】

そして、ゲート絶縁膜112及び能動層141上の全面には、SiO₂膜、SiN膜及びSiO₂膜の順に積層された層間絶縁膜115を形成し、ドレイン141dに対応して設けたコンタクトホールにA1等の金属を充填して駆動電源150に接続された駆動電源線153を配置する。更に全面に例えば有機樹脂から

成り表面を平坦にする平坦化絶縁膜 1 1 7 を形成して、その平坦化絶縁膜 1 1 7 のソース 1 4 1 s に対応した位置にコンタクトホールを形成し、このコンタクトホールを介してソース 1 4 1 s とコンタクトした I T O (Indium Thin Oxide) から成る透明電極、即ち有機 E L 素子の陽極 1 6 1 を平坦化絶縁膜 1 1 7 上に設ける。

【 0 0 1 5 】

有機 E L 素子 1 6 0 は、I T O 等の透明電極から成る陽極 1 6 1、MTD A T A (4,4-bis(3-methylphenylphenylamino)biphenyl) から成る第 1 ホール輸送層 1 6 2、及び T P D (4,4,4-tris(3-methylphenylphenylamino)triphenylamine) からなる第 2 ホール輸送層 1 6 3、キナクリドン (Quinacridone) 誘導体を含む B e b q 2 (10-ベンゾ [h] キノリノールーベリリウム錯体) から成る発光層 1 6 4 及び B e b q 2 から成る電子輸送層 1 6 5 からなる発光素子層 1 6 6、マグネシウム・インジウム合金から成る陰極 1 6 7 がこの順番で積層形成された構造である。この陰極 1 6 7 は、図 4 に示した有機 E L 表示装置を形成する基板 1 1 0 の全面、即ち紙面の全面に設けられている。図 3 においては、2 点鎖線にて示した領域の全面に陰極 1 6 7 を設ける。

【 0 0 1 6 】

また有機 E L 素子は、陽極から注入されたホールと、陰極から注入された電子とが発光層の内部で再結合し、発光層を形成する有機分子を励起して励起子が生じる。この励起子が放射失活する過程で発光層から光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【 0 0 1 7 】

次に、有機 E L 表示装置の周辺駆動回路について説明する。

【 0 0 1 8 】

周辺駆動回路領域には第 3 の T F T が形成されており、一方の垂直側駆動回路 1 0 は垂直側シフトレジスタ (S R) 1 1 とバッファ回路 1 2 からなっており、他方の水平側駆動回路 2 0 は水平側シフトレジスタ (S R) 2 1、バッファ 2 2 及びソースラインスイッチ 2 3 からなっている。

【 0 0 1 9 】

図7に従来の水平側駆動回路を構成するバッファのTFT平面図を示し、図8に図7中のA-A線に沿った断面図を示す。

【0020】

図7に示すように、バッファはインバータ400、500から成っている。

【0021】

図8に従ってバッファの各TFTの構造について説明する。

【0022】

石英ガラス、無アルカリガラス等からなる絶縁性基板510上に、クロム(Cr)、モリブデン(Mo)などの高融点金属からなるゲート電極511、ゲート絶縁膜512、及び多結晶シリコン膜からなる能動層513を順に形成する。

【0023】

その能動層513には、ゲート電極511上のチャネル515、516と、チャネル515、516の両側に、チャネル515、516上のストッパ517をマスクにしてイオン注入されて形成されるソース518、521及びドレイン519、520が設けられている。このとき、図中右側のTFTはソース518及びドレイン519にリン(P)等の不純物イオンが注入されたn型チャネルTFTであり、図中左側のTFTはソース521及びドレイン520にボロン(B)等の不純物イオンが注入されたp型チャネルTFTである。

【0024】

そして、ゲート絶縁膜512、能動層513及びストッパ517上の全面に、 SiO_2 膜、 SiN 膜及び SiO_2 膜を積層させた層間絶縁膜522を形成し、ソース518、521及びドレイン519、520に対応して設けたコンタクトホールにAl等の金属を充填してソース電極523、525及びドレイン電極524を形成する。このとき、ドレイン519、520に接続されたドレイン電極524はn型チャネルTFTとp型チャネルTFTとで共通である。更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜526を形成する。

【0025】

更にその上には、図6(b)に示した有機EL表示素子161のマグネシウム・インジウム合金から成る陰極167が全面に設けられている。

【 0 0 2 6 】

こうして n 型チャネル T F T 及び p 型チャネル T F T からなるインバータ 5 0 0 が形成される。他方のインバータ 4 0 0 も同様の構造である。

【 0 0 2 7 】

以上のようにして、インバータ 4 0 0, 5 0 0 を含む水平側駆動回路、垂直側駆動回路及び表示画素を備えた有機 E L 表示装置を得ることができる。

【 0 0 2 8 】

【発明が解決しようとする課題】

ところが、上述のように有機 E L 表示装置の周辺駆動回路領域及び表示画素領域の全面には、有機 E L 素子 1 6 1 の陰極 1 6 7 が設けられている。そのため、その陰極 1 6 7 によって各 T F T にバックチャネルが発生してしまう。

【 0 0 2 9 】

ここで、図 9 に n 型及び p 型チャネル T F T の $V_g - I_d$ 特性を示す。図中、点線は初期特性を示し、実線は通電により特性が変化した状態を示している。

【 0 0 3 0 】

同図に示すように、初期においてはゲート電圧 V_g が 0 V のときに n 型及び p 型チャネル T F T とともにリーク電流は流れないが、通電した場合、陰極に印加された電位によって、p 型チャネル T F T の特性は左にシフトし、n 型チャネル T F T の特性は右にシフトし、いずれも $V_g = 0$ V の際にリーク電流が流れてしまう。

【 0 0 3 1 】

特に、周辺駆動回路の T F T は p 型チャネル及び n 型チャネルからなる相補構造を成しているため、主として高電圧が印加される場合には p 型チャネル T F T の閾値電圧の変動が生じ、また主として低電圧の信号が印加される場合には n 型チャネル T F T の閾値電圧の変動が生じ、ゲート電極 $V_g = 0$ のときに電流、即ち貫通電流が流れてしまう。その変動による貫通電流の発生により、消費電流が増大してしまうという欠点があった。

【 0 0 3 2 】

そこで本発明は、上記の従来の欠点に鑑みて為されたものであり、周辺駆動回

路領域上に陰極を設けず表示画素領域のみに設けるようにすることによって、閾値電圧の安定した T F T を得て消費電流の増大を抑制した E L 表示装置を提供することを目的とする。

【 0 0 3 3 】

【課題を解決するための手段】

本発明の E L 表示装置は、絶縁性基板上に、陰極、発光層及び陽極を備えたエレクトロルミネッセンス素子、及び該エレクトロルミネッセンス素子に信号を供給する第 1 の薄膜トランジスタ及び第 2 の薄膜トランジスタを備えた表示画素領域と、該表示画素領域の周辺に前記第 1 及び第 2 の薄膜トランジスタを駆動する第 3 の薄膜トランジスタを備えた周辺駆動回路領域とを備えており、前記陰極が前記表示画素領域に設けられており、前記周辺駆動回路領域には設けられていないものである。

【 0 0 3 4 】

また、上述の E L 表示装置の前記陰極は前記表示画素領域では共通に全面に設けられており、前記周辺駆動回路領域には設けられていない E L 表示装置である。

【 0 0 3 5 】

【発明の実施の形態】

以下に本発明の E L 表示装置について説明する。

【 0 0 3 6 】

図 1 に有機 E L 表示装置の平面図を示す。

【 0 0 3 7 】

図 1 に従って本発明の E L 表示装置を有機 E L 表示装置の採用した場合について説明する。

【 0 0 3 8 】

なお、本発明の E L 表示装置の表示画素領域の各 T F T の構造は、図 4 中の第 1 の T F T 1 3 0 及び第 2 の T F T 1 4 0 の構造と同じであるので説明は省略する。

【 0 0 3 9 】

図 1 に示すように、有機 E L 表示装置は、絶縁性基板 1 0 0 上に、第 3 の T F

Tから成る水平側駆動回路20及び垂直側駆動回路10を備えた周辺駆動回路250と、有機EL表示装置の表示画素を備えた表示画素領域200とが形成されている。周辺駆動回路領域には第3のTFTが形成されており、一方の垂直側駆動回路10は垂直側シフトレジスタ(SR)11とバッファ回路12からなり、他方の水平側駆動回路20は水平側シフトレジスタ(SR)21、バッファ22及びソースラインスイッチ23からなっている。

【0040】

一方の表示画素領域には、図4に示したように、ゲート信号線151、ドレイン信号線152、これらの両信号線151、152の交点に形成され図6(a)に示したTFT、及び図6(b)に示したTFT上に形成した有機EL素子がマトリクス状に配列されている。

【0041】

この表示画素領域200には、その全面に有機EL素子161の陰極167が形成されている。

【0042】

ここで、他方の1点鎖線で示す周辺駆動回路領域250について説明する。

【0043】

周辺駆動回路領域250には、既述の通り、水平駆動回路20、垂直駆動回路10、及び電源電圧等を供給する入力配線24が設けられている。

【0044】

図2に図7に示した周辺駆動回路のうちのインバータ500の断面図を示す。

【0045】

同図に示すように、絶縁性基板110上にゲート電極511を設けた構造から平坦化絶縁膜を設けた構造までは図8に示した構造と同じであるので説明は省略する。

【0046】

平坦化絶縁膜526を形成した上には、表示画素領域200に形成した有機EL素子160の陰極167は形成しない。

【0047】

即ち、陰極 167 の形成は、表示画素領域 200 を除く周辺駆動回路領域 250 を覆うことのできる例えば金属から成るマスクを平坦化絶縁膜 526 上に載置して、陰極 167 の材料であるマグネシウム・インジウム合金を平坦化絶縁膜 526 上に蒸着法を用いて堆積することにより行う。そうすることにより、周辺駆動回路領域 250 以外の表示画素領域 200 にのみ陰極 167 を形成することができる。

【0048】

このように、陰極 167 を表示画素領域にのみ形成することにより、n 型及び p 型チャネル TFT を備えたインバータ及びクロックドインバータの通電による特性の変化が抑制できることになる。

【0049】

従って、閾値電圧の変動が抑制できるので、貫通電流の発生を抑制することができるため消費電流が増大することを防止できる。

【0050】

なお、上述の各実施の形態においては、ゲート電極が能動層よりも下、即ち基板側に備えられたいわゆるボトムゲート型 TFT の場合について説明したが、本発明はそれに限定されるものではなく、ゲート電極が能動層の上側にあるいわゆるトップゲート型 TFT の場合にも適用は可能であり、ボトムゲート型 TFT の場合と同様の効果が得られるものである。

【0051】

また、周辺駆動回路領域 250 は、表示画素領域 200 内の第 1 及び第 2 の TFT 130, 140 を駆動するための信号を供給するための水平駆動回路 10 及び垂直駆動回路 20 を構成する第 3 の TFT を備えた領域のことをいう。

【0052】

また、有機 EL 素子の陰極 167 は、陽極 161 に対向した電極として少なくとも表示画素領域 200 に形成されていれば良い。もちろん、例えば、平面的に見て水平駆動回路 20 と垂直駆動回路 30 との間に陰極 167 が形成されていても良く、周辺駆動回路領域 250 に形成されていなければよい。好ましくは上述のように表示画素領域 200 にのみ形成すればよい。

【 0 0 5 3 】

また、有機 E L 素子を形成した基板 1 0 0 に信号を供給するための信号配線領域 2 4 上には有機 E L 素子の陰極 1 6 7 が存在しても良いが、信号配線に寄生容量発生等の悪影響を低減するためには存在しないほうが好ましい。

【 0 0 5 4 】

更に、上述の各実施の形態においては、本発明を有機 E L 表示装置に採用した場合について説明したが、本発明はそれに限定されるものではなく、無機 E L 表示装置にも採用が可能であり、有機 E L 表示装置に採用した場合と同様の効果を奏するものである。

【 0 0 5 5 】

【発明の効果】

本発明によれば、閾値電圧の安定した T F T を得て消費電流の増大を抑制した E L 表示装置を得ることができる。

【図面の簡単な説明】

【図 1】

本発明の E L 表示装置の平面図である。

【図 2】

本発明の周辺駆動回路の一部断面図である。

【図 3】

従来の E L 表示装置の平面図である。

【図 4】

E L 表示装置の表示画素の平面図である。

【図 5】

E L 表示装置の等価回路図である。

【図 6】

E L 表示装置の断面図である。

【図 7】

従来の周辺駆動回路のバッファ回路の平面図である。

【図 8】

従来の周辺駆動回路の断面図である。

【図 9】

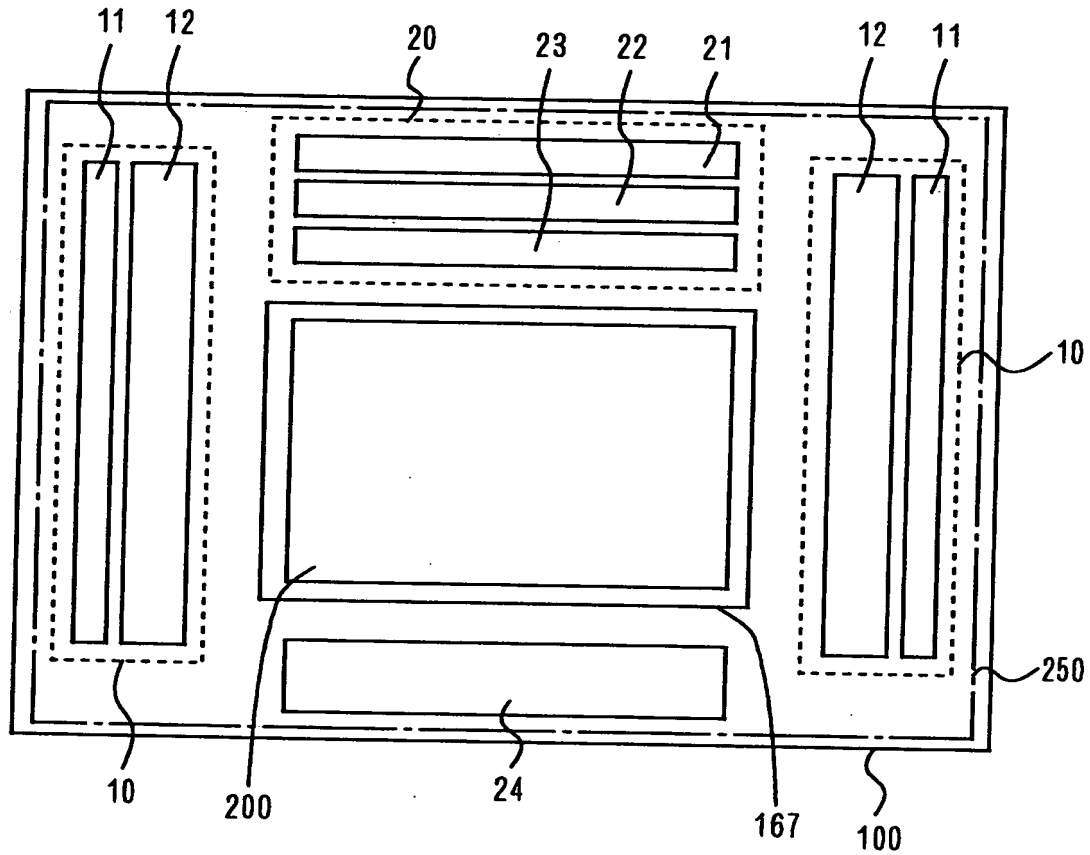
n 型及び p 型チャネル T F T の $V_g - I_d$ 特性図である。

【符号の説明】

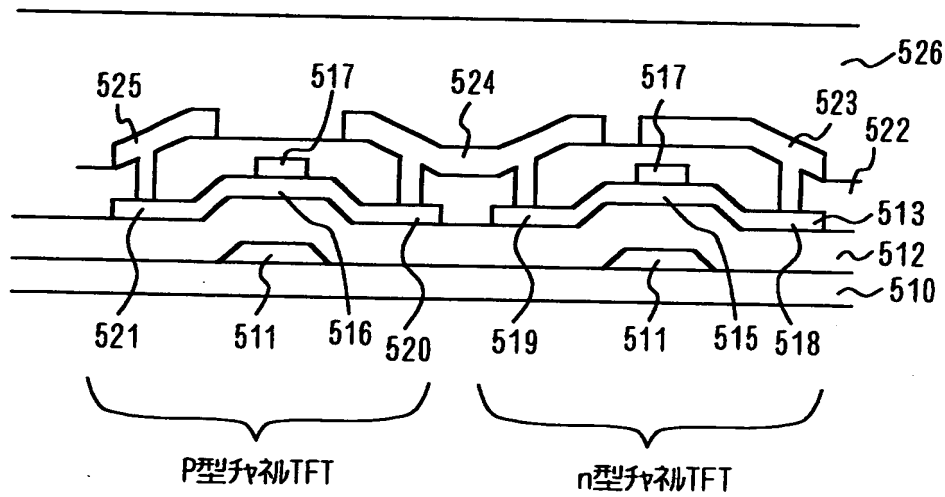
1 0 0, 1 1 0, 5 1 0	絶縁性基板
1 6 0	有機 E L 素子
1 6 1	陽極
1 6 7	陰極
5 1 1	ゲート電極
5 1 3, 5 2 1	能動層
5 1 8, 5 2 1	ソース
5 1 9, 5 2 0	ドレイン
5 1 5	n 型チャネル
5 1 6	p 型チャネル
5 1 7	ストッパ
5 2 2	層間絶縁膜
5 2 6	平坦化絶縁膜

【書類名】 図面

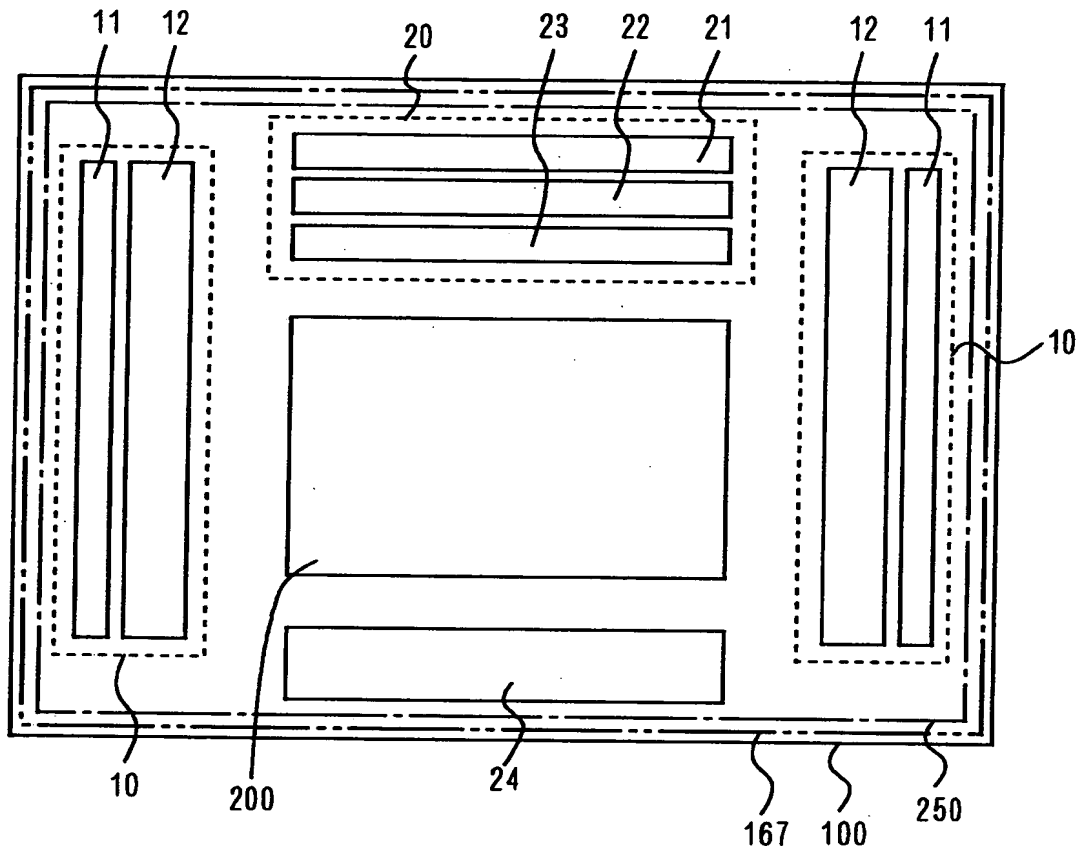
【図 1】



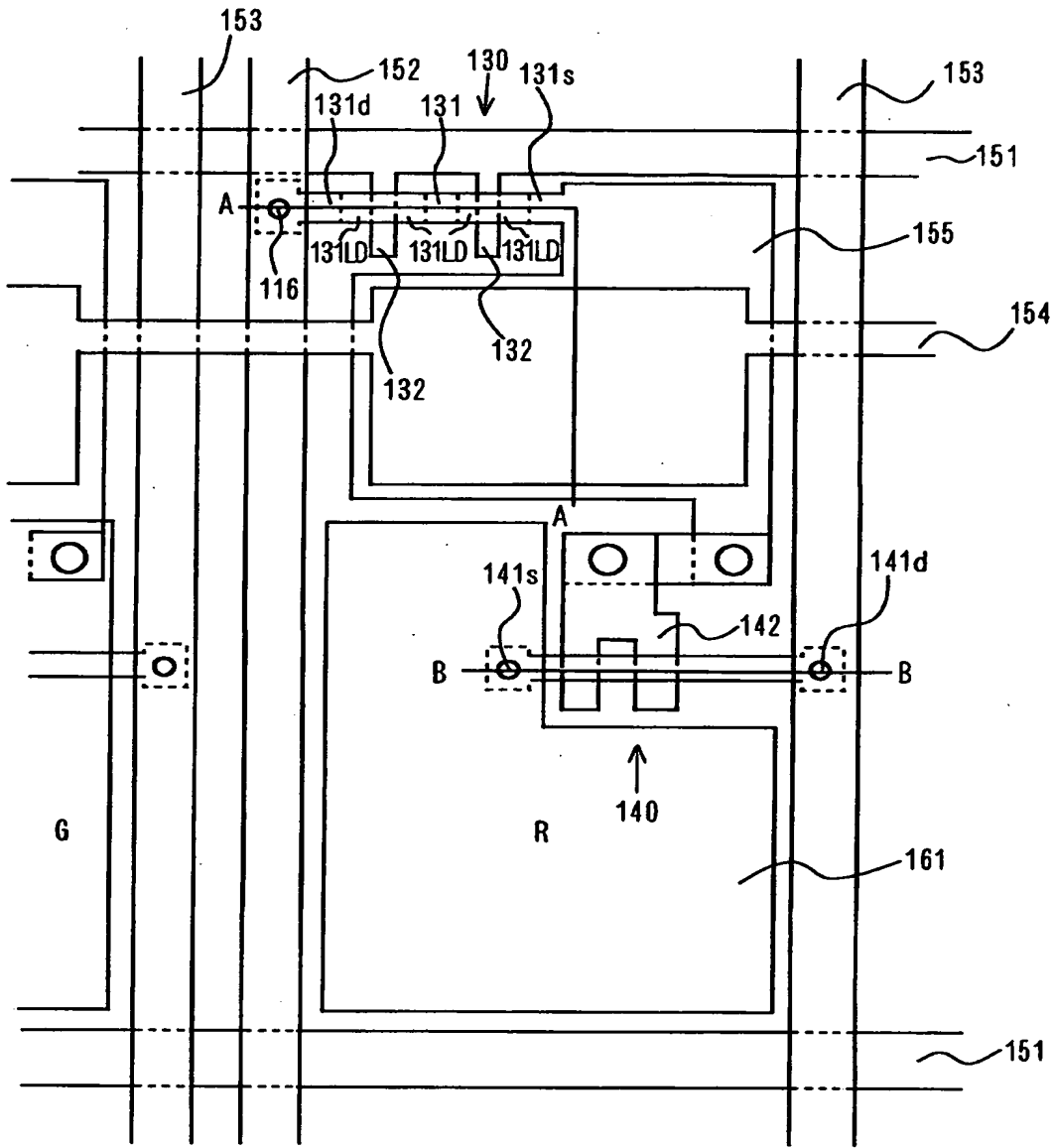
【図 2】



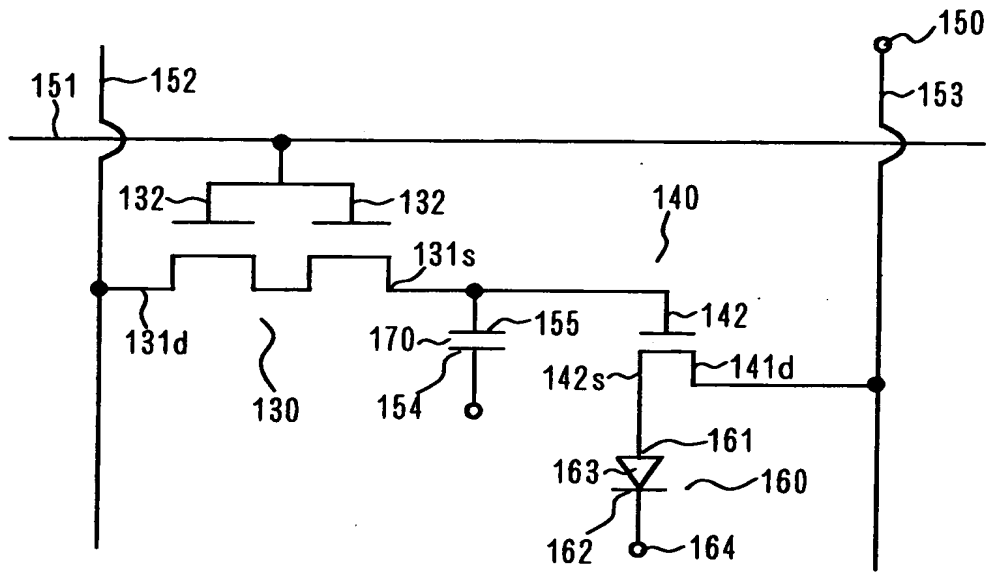
【図 3】



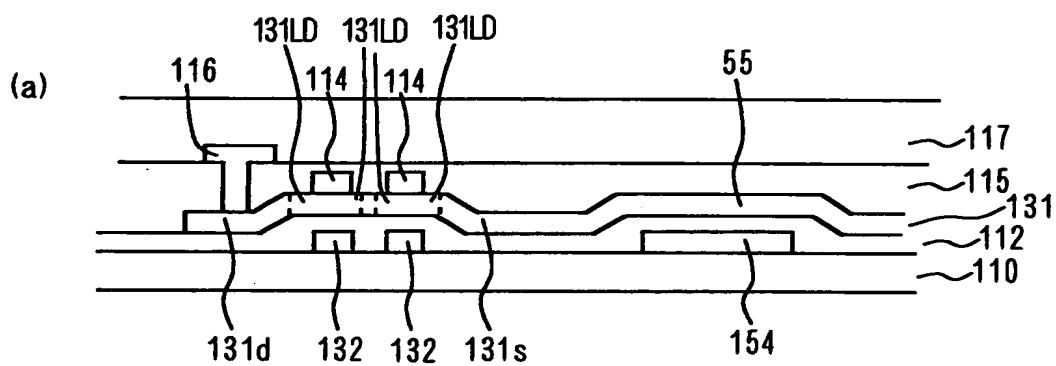
【図 4】



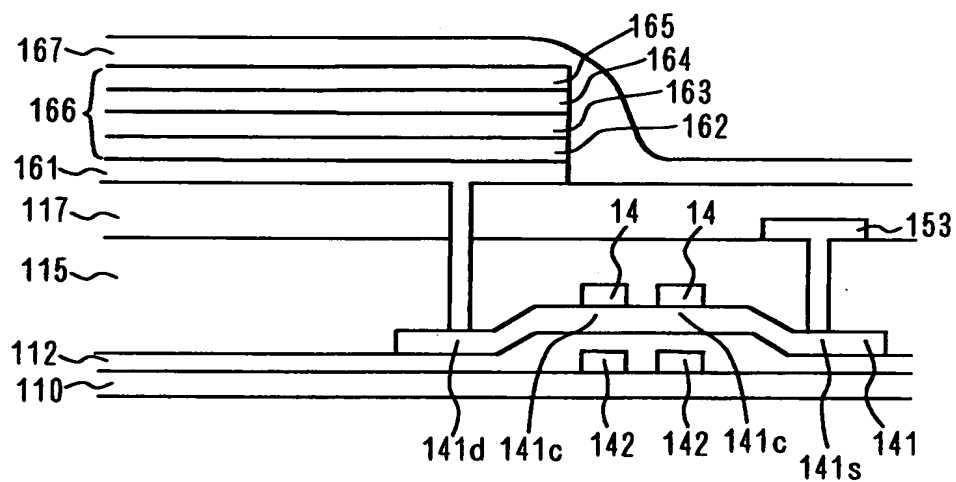
【图 5】



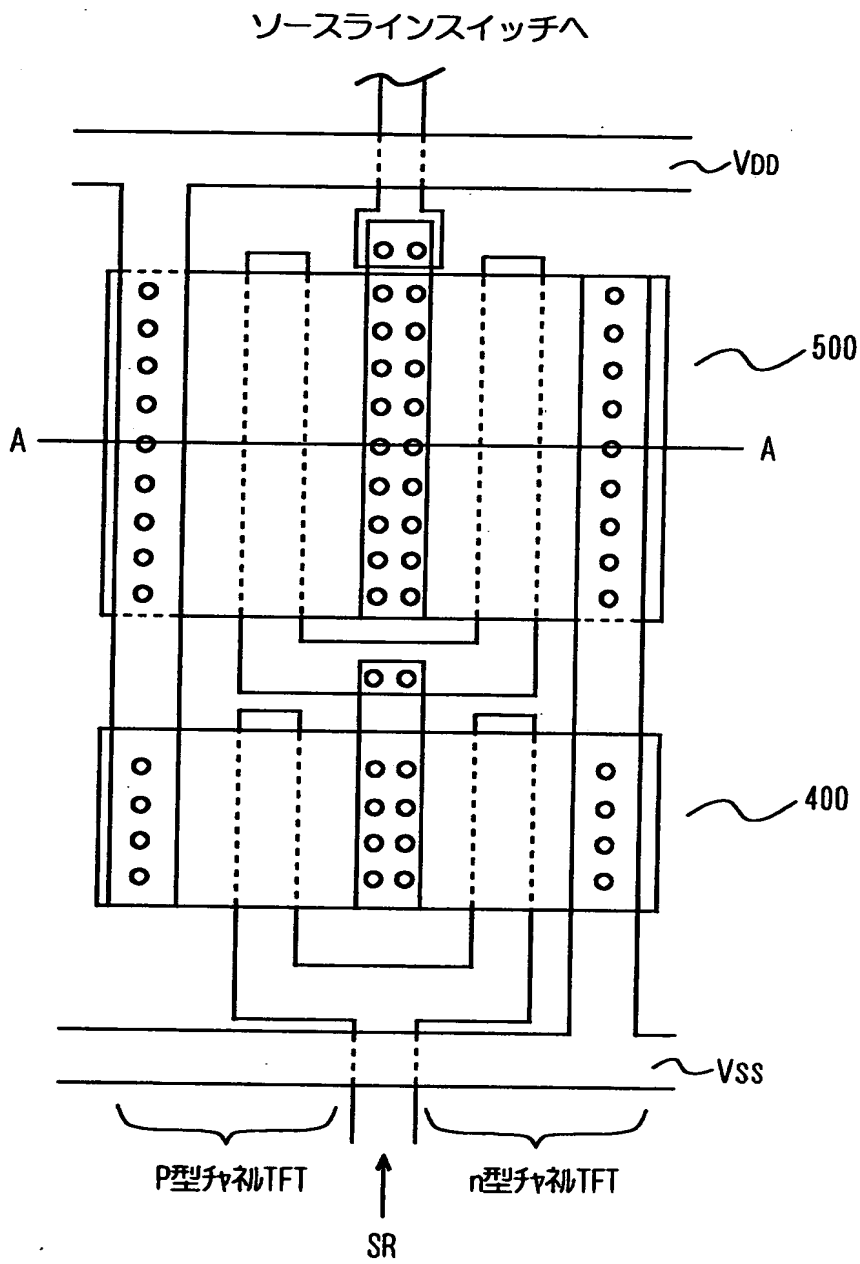
【図 6】



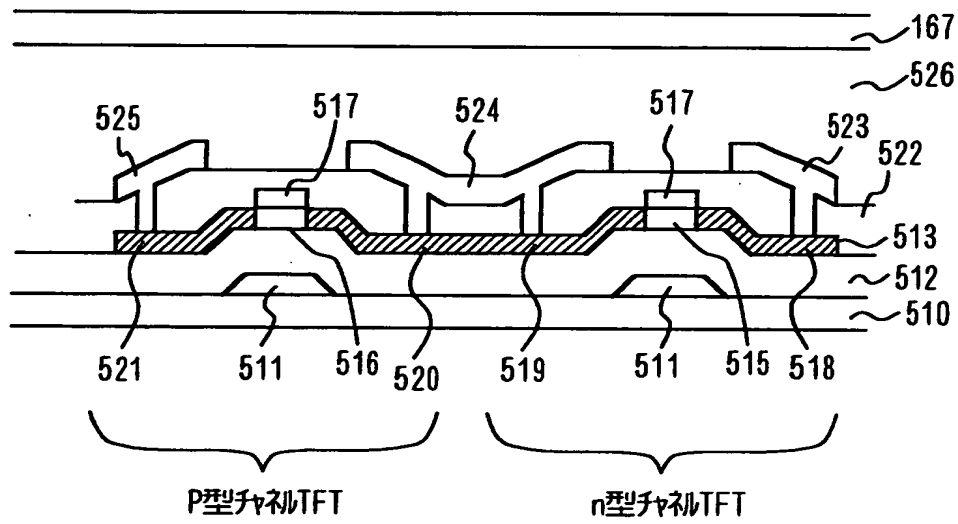
(b)



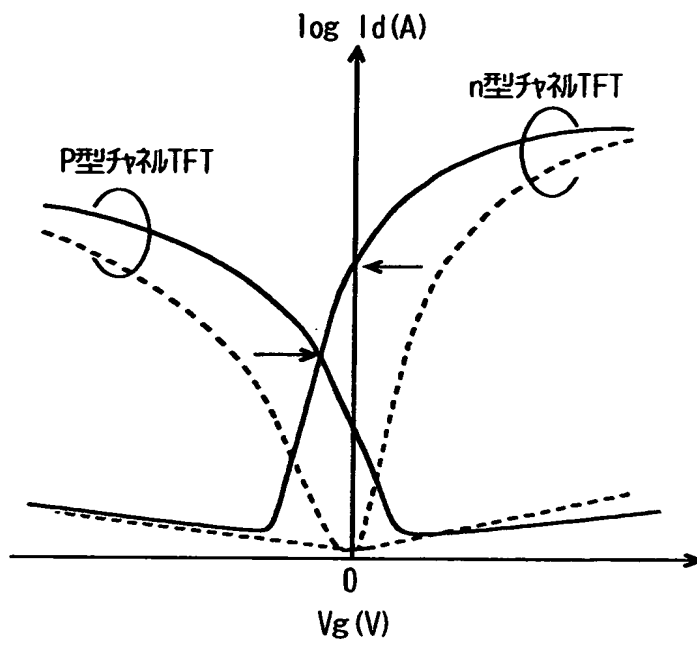
【図 7】



【図 8】



【図 9】



【書類名】

要約書

【要約】

【課題】 EL素子の陰極に印加された電位によって、表示領域の有機EL素子を駆動する周辺駆動回路領域に設けられた相補型のTFTのバックチャネル発生による閾値の変動を抑制することにより、貫通電流発生を低減し消費電流の増大を抑制するEL表示装置を提供する。

【解決手段】 絶縁性基板110上に、陰極167、発光層166及び陽極161を備えたエレクトロルミネッセンス素子160を駆動する第1の薄膜トランジスタを備えた表示画素領域200と、この表示画素領域200の周辺に第1の薄膜トランジスタを駆動する第2の薄膜トランジスタを備えた周辺駆動回路領域250とを備えており、陰極167が周辺駆動回路領域250以外に設けられている。

【選択図】

図1

出 願 人 履 歴 情 報

識別番号

[000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号
氏 名 三洋電機株式会社